

## **ΑΣΚΗΣΗ 8**

### **ΠΟΛΥΠΛΕΚΤΕΣ ( MULTIPLEXERS - MUX)** **ΑΠΟΠΛΕΚΤΕΣ (DEMULTIPLEXERS - DEMUX)**

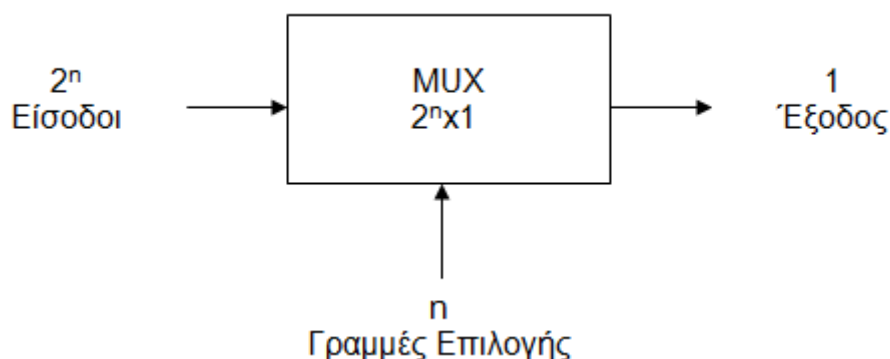
#### **8.1. ΣΚΟΠΟΣ**

Η κατανόηση της λειτουργίας των πολυπλεκτών και αποπλεκτών και της χρήσης αυτών των ολοκληρωμένων κυκλωμάτων (Ο.Κ.) για την υλοποίηση συνδυαστικών λογικών κυκλωμάτων.

#### **8.2. ΘΕΩΡΗΤΙΚΟ ΜΕΡΟΣ**

##### **8.2.1 ΠΟΛΥΠΛΕΚΤΕΣ**

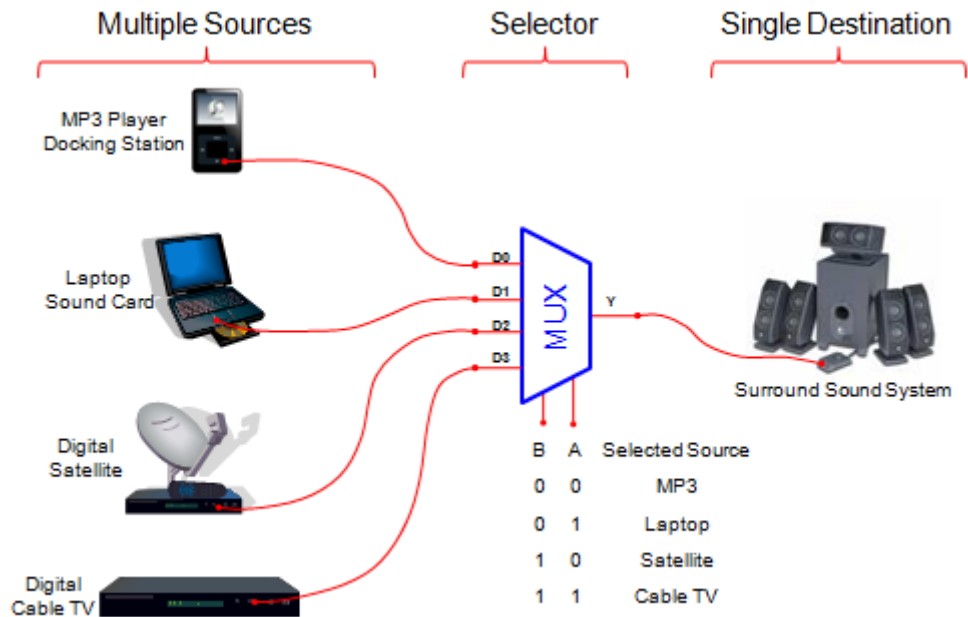
Ο **Πολυπλέκτης** (Multiplexer - MUX)  $2^n$  εισόδων ( $2^n \times 1$ ) είναι ένα συνδυαστικό κύκλωμα που έχει  $n$  γραμμές επιλογής (ελέγχου) και μία μοναδική γραμμή εξόδου. Το κύκλωμα επιλέγει δυαδικές πληροφορίες από  $2^n$  γραμμές εισόδου, ανάλογα με τις τιμές των  $n$  γραμμών επιλογής και τις κατευθύνει στην γραμμή εξόδου. Ο συμβολισμός  $2^n \times 1$  σημαίνει ότι ο πολυπλέκτης έχει  $2^n$  εισόδους και μία έξοδο.



Σχήμα 1. Πολυπλέκτης  $2^n \times 1$ .

**Πολύπλεξη** (Multiplexing) είναι η επιλογή μίας γραμμής εισόδου δεδομένων από πολλές. Αυτή την λειτουργία την υλοποιούμε με τους πολυπλέκτες που για αυτό το λόγο ονομάζονται και *επιλογείς δεδομένων* (data selectors).

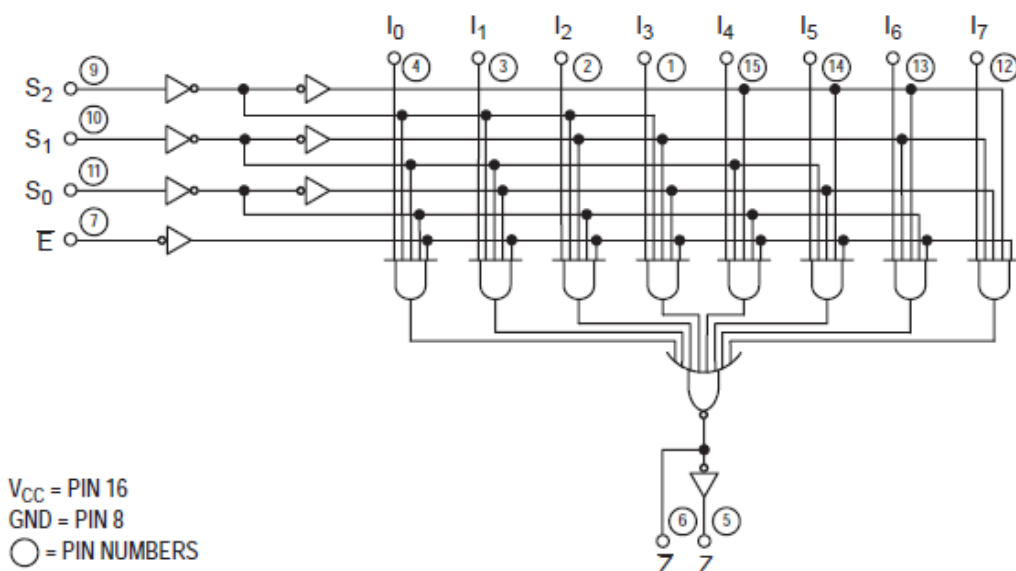
Η κύρια εφαρμογή του Πολυπλέκτη είναι η επιλογή μίας από τις πολλές πληροφορίες που εφαρμόζονται στις εισόδους του και η μεταφορά της στην έξοδό του, όπως φαίνεται στο παρακάτω Σχήμα 2.



Σχήμα 2. Τυπική εφαρμογή Πολυπλέκτη  $2^2 \times 1$ .

### 8.2.2 Ο ΠΟΛΥΠΛΕΚΤΗΣ $8 \times 1$

Ο Πολυπλέκτης 8 εισόδων (MUX  $8 \times 1$ ) έχει οκτώ εισόδους  $I_0$  έως  $I_7$ , τρεις γραμμές επιλογής  $S_0, S_1, S_2$  και μία έξοδο  $Z$ , όπως φαίνεται στο Σχήμα 2, το οποίο είναι το ολοκληρωμένο 74151 που έχει επί πλέον είσοδο  $\bar{E}$  και έξοδο  $\bar{Z}$ , οι οποίες θα εξηγηθούν παρακάτω.



Σχήμα 3. Λογικό Κύκλωμα του Πολυπλέκτη 8 εισόδων (MUX  $8 \times 1$ ).

### Πίνακας Αληθείας και Λογικές Εξισώσεις του Πολυπλέκτη 8x1

Πίνακας Αληθείας του MUX 8x1				Λογικές Εξισώσεις του MUX 8x1
S2	S1	S0	Z	$Z = I_0 \cdot \overline{S_2} \cdot \overline{S_1} \cdot \overline{S_0} +$ $I_1 \cdot \overline{S_2} \cdot \overline{S_1} \cdot S_0 +$ $I_2 \cdot \overline{S_2} \cdot S_1 \cdot \overline{S_0} +$ $I_3 \cdot \overline{S_2} \cdot S_1 \cdot S_0 +$ $I_4 \cdot S_2 \cdot \overline{S_1} \cdot \overline{S_0} +$ $I_5 \cdot S_2 \cdot \overline{S_1} \cdot S_0 +$ $I_6 \cdot S_2 \cdot S_1 \cdot \overline{S_0} +$ $I_7 \cdot S_2 \cdot S_1 \cdot S_0$
0	0	0	I <sub>0</sub>	
0	0	1	I <sub>1</sub>	
0	1	0	I <sub>2</sub>	
0	1	1	I <sub>3</sub>	
1	0	0	I <sub>4</sub>	
1	0	1	I <sub>5</sub>	
1	1	0	I <sub>6</sub>	
1	1	1	I <sub>7</sub>	

### Πίνακας Karnaugh του MUX 8x1

	$\overline{S_1} \cdot \overline{S_2}$	$\overline{S_1} \cdot S_2$	$S_1 \cdot \overline{S_2}$	$S_1 \cdot S_2$
$\overline{S_0}$	I <sub>0</sub>	I <sub>1</sub>	I <sub>3</sub>	I <sub>2</sub>
$S_0$	I <sub>4</sub>	I <sub>5</sub>	I <sub>7</sub>	I <sub>6</sub>

### 8.2.3 ΤΟ ΟΛΟΚΛΗΡΩΜΕΝΟ 74151

Το ολοκληρωμένο κύκλωμα 74151 είναι ένας Πολυπλέκτης 8x1 και έχει οκτώ εισόδους (I<sub>0</sub>, I<sub>1</sub>, I<sub>2</sub>, I<sub>3</sub>, I<sub>4</sub>, I<sub>5</sub>, I<sub>6</sub> και I<sub>7</sub>), τρεις γραμμές επιλογής (S<sub>0</sub>, S<sub>1</sub> και S<sub>2</sub>) και μία έξοδο Z καθώς και την συμπληρωματική έξοδο  $\overline{Z}$ . Η λειτουργία του ολοκληρωμένου κυκλώματος 74151 ως Πολυπλέκτη ελέγχεται από την είσοδο ενεργοποίησης E (pin 7):

- όταν  $\overline{E} = "0"$  τότε ανάλογα με τις τιμές των γραμμών επιλογής S<sub>0</sub>, S<sub>1</sub> και S<sub>2</sub>, μία από τις εισόδους I<sub>0</sub>, I<sub>1</sub>, I<sub>2</sub>, I<sub>3</sub>, I<sub>4</sub>, I<sub>5</sub>, I<sub>6</sub> και I<sub>7</sub> μεταβιβάζεται στην έξοδο Z, δηλαδή το ολοκληρωμένο κύκλωμα 74151 λειτουργεί ως Πολυπλέκτης
- όταν  $\overline{E} = "1"$  τότε ο Πολυπλέκτης είναι απενεργοποιημένος, όπως φαίνεται από τον Πίνακα Αληθείας του ολοκληρωμένου κυκλώματος.

## Λογικό Σύμβολο και Πίνακας Αληθείας του Ο.Κ. 74151 (Πολυπλέκτης 8x1)

ΛΟΓΙΚΟ ΣΥΜΒΟΛΟ	ΠΙΝΑΚΑΣ ΑΛΗΘΕΙΑΣ																																																																																																																																																																																																																																																												
<div>LOGIC SYMBOL</div> <p>V<sub>CC</sub> = PIN 16 GND = PIN 8</p>	<div>TRUTH TABLE</div> <table><tr><th>E</th><th>S<sub>2</sub></th><th>S<sub>1</sub></th><th>S<sub>0</sub></th><th>I<sub>0</sub></th><th>I<sub>1</sub></th><th>I<sub>2</sub></th><th>I<sub>3</sub></th><th>I<sub>4</sub></th><th>I<sub>5</sub></th><th>I<sub>6</sub></th><th>I<sub>7</sub></th><th>Z</th><th>Z</th></tr><tr><td>H</td><td>X</td><td>X</td><td>X</td><td>X</td><td>X</td><td>X</td><td>X</td><td>X</td><td>X</td><td>X</td><td>X</td><td>H</td><td>L</td></tr><tr><td>L</td><td>L</td><td>L</td><td>L</td><td>L</td><td>X</td><td>X</td><td>X</td><td>X</td><td>X</td><td>X</td><td>X</td><td>H</td><td>L</td></tr><tr><td>L</td><td>L</td><td>L</td><td>L</td><td>H</td><td>X</td><td>X</td><td>X</td><td>X</td><td>X</td><td>X</td><td>X</td><td>L</td><td>H</td></tr><tr><td>L</td><td>L</td><td>L</td><td>H</td><td>X</td><td>L</td><td>X</td><td>X</td><td>X</td><td>X</td><td>X</td><td>X</td><td>H</td><td>L</td></tr><tr><td>L</td><td>L</td><td>L</td><td>H</td><td>X</td><td>H</td><td>X</td><td>X</td><td>X</td><td>X</td><td>X</td><td>X</td><td>L</td><td>H</td></tr><tr><td>L</td><td>L</td><td>H</td><td>L</td><td>X</td><td>X</td><td>L</td><td>X</td><td>X</td><td>X</td><td>X</td><td>X</td><td>H</td><td>L</td></tr><tr><td>L</td><td>L</td><td>H</td><td>L</td><td>X</td><td>X</td><td>H</td><td>X</td><td>X</td><td>X</td><td>X</td><td>X</td><td>L</td><td>H</td></tr><tr><td>L</td><td>L</td><td>H</td><td>H</td><td>X</td><td>X</td><td>X</td><td>L</td><td>X</td><td>X</td><td>X</td><td>X</td><td>H</td><td>L</td></tr><tr><td>L</td><td>L</td><td>H</td><td>H</td><td>X</td><td>X</td><td>X</td><td>H</td><td>X</td><td>X</td><td>X</td><td>X</td><td>L</td><td>H</td></tr><tr><td>L</td><td>H</td><td>L</td><td>L</td><td>X</td><td>X</td><td>X</td><td>X</td><td>L</td><td>X</td><td>X</td><td>X</td><td>H</td><td>L</td></tr><tr><td>L</td><td>H</td><td>L</td><td>L</td><td>X</td><td>X</td><td>X</td><td>X</td><td>H</td><td>X</td><td>X</td><td>X</td><td>L</td><td>H</td></tr><tr><td>L</td><td>H</td><td>L</td><td>H</td><td>X</td><td>X</td><td>X</td><td>X</td><td>L</td><td>X</td><td>X</td><td>X</td><td>H</td><td>L</td></tr><tr><td>L</td><td>H</td><td>L</td><td>H</td><td>X</td><td>X</td><td>X</td><td>X</td><td>H</td><td>X</td><td>X</td><td>X</td><td>L</td><td>H</td></tr><tr><td>L</td><td>H</td><td>H</td><td>L</td><td>X</td><td>X</td><td>X</td><td>X</td><td>X</td><td>L</td><td>X</td><td>X</td><td>H</td><td>L</td></tr><tr><td>L</td><td>H</td><td>H</td><td>L</td><td>X</td><td>X</td><td>X</td><td>X</td><td>X</td><td>H</td><td>X</td><td>X</td><td>L</td><td>H</td></tr><tr><td>L</td><td>H</td><td>H</td><td>H</td><td>X</td><td>X</td><td>X</td><td>X</td><td>X</td><td>X</td><td>X</td><td>L</td><td>H</td><td>L</td></tr><tr><td>L</td><td>H</td><td>H</td><td>H</td><td>X</td><td>X</td><td>X</td><td>X</td><td>X</td><td>X</td><td>H</td><td>X</td><td>L</td><td>H</td></tr></table> <div>H = HIGH Voltage Level L = LOW Voltage Level X = Don't Care</div>	E	S <sub>2</sub>	S <sub>1</sub>	S <sub>0</sub>	I <sub>0</sub>	I <sub>1</sub>	I <sub>2</sub>	I <sub>3</sub>	I <sub>4</sub>	I <sub>5</sub>	I <sub>6</sub>	I <sub>7</sub>	Z	Z	H	X	X	X	X	X	X	X	X	X	X	X	H	L	L	L	L	L	L	X	X	X	X	X	X	X	H	L	L	L	L	L	H	X	X	X	X	X	X	X	L	H	L	L	L	H	X	L	X	X	X	X	X	X	H	L	L	L	L	H	X	H	X	X	X	X	X	X	L	H	L	L	H	L	X	X	L	X	X	X	X	X	H	L	L	L	H	L	X	X	H	X	X	X	X	X	L	H	L	L	H	H	X	X	X	L	X	X	X	X	H	L	L	L	H	H	X	X	X	H	X	X	X	X	L	H	L	H	L	L	X	X	X	X	L	X	X	X	H	L	L	H	L	L	X	X	X	X	H	X	X	X	L	H	L	H	L	H	X	X	X	X	L	X	X	X	H	L	L	H	L	H	X	X	X	X	H	X	X	X	L	H	L	H	H	L	X	X	X	X	X	L	X	X	H	L	L	H	H	L	X	X	X	X	X	H	X	X	L	H	L	H	H	H	X	X	X	X	X	X	X	L	H	L	L	H	H	H	X	X	X	X	X	X	H	X	L	H
E	S <sub>2</sub>	S <sub>1</sub>	S <sub>0</sub>	I <sub>0</sub>	I <sub>1</sub>	I <sub>2</sub>	I <sub>3</sub>	I <sub>4</sub>	I <sub>5</sub>	I <sub>6</sub>	I <sub>7</sub>	Z	Z																																																																																																																																																																																																																																																
H	X	X	X	X	X	X	X	X	X	X	X	H	L																																																																																																																																																																																																																																																
L	L	L	L	L	X	X	X	X	X	X	X	H	L																																																																																																																																																																																																																																																
L	L	L	L	H	X	X	X	X	X	X	X	L	H																																																																																																																																																																																																																																																
L	L	L	H	X	L	X	X	X	X	X	X	H	L																																																																																																																																																																																																																																																
L	L	L	H	X	H	X	X	X	X	X	X	L	H																																																																																																																																																																																																																																																
L	L	H	L	X	X	L	X	X	X	X	X	H	L																																																																																																																																																																																																																																																
L	L	H	L	X	X	H	X	X	X	X	X	L	H																																																																																																																																																																																																																																																
L	L	H	H	X	X	X	L	X	X	X	X	H	L																																																																																																																																																																																																																																																
L	L	H	H	X	X	X	H	X	X	X	X	L	H																																																																																																																																																																																																																																																
L	H	L	L	X	X	X	X	L	X	X	X	H	L																																																																																																																																																																																																																																																
L	H	L	L	X	X	X	X	H	X	X	X	L	H																																																																																																																																																																																																																																																
L	H	L	H	X	X	X	X	L	X	X	X	H	L																																																																																																																																																																																																																																																
L	H	L	H	X	X	X	X	H	X	X	X	L	H																																																																																																																																																																																																																																																
L	H	H	L	X	X	X	X	X	L	X	X	H	L																																																																																																																																																																																																																																																
L	H	H	L	X	X	X	X	X	H	X	X	L	H																																																																																																																																																																																																																																																
L	H	H	H	X	X	X	X	X	X	X	L	H	L																																																																																																																																																																																																																																																
L	H	H	H	X	X	X	X	X	X	H	X	L	H																																																																																																																																																																																																																																																

### Πίνακας Αληθείας του ολοκληρωμένου κυκλώματος 74151 (Στην έξοδο Z μεταφέρεται η είσοδος που επιλέγεται από τις γραμμές επιλογής)

E	S2	S1	S0	Z
1	X	X	X	0
0	0	0	0	I0
0	0	0	1	I1
0	0	1	0	I2
0	0	1	1	I3
0	1	0	0	I4
0	1	0	1	I5
0	1	1	0	I6
0	1	1	1	I7

### 8.2.4 ΕΦΑΡΜΟΓΕΣ ΠΟΛΥΠΛΕΚΤΩΝ

Μία βασική εφαρμογή των Πολυπλεκτών είναι η χρήση τους στην υλοποίηση λογικών συναρτήσεων και συνδυαστικών κυκλωμάτων.

Κάθε λογική συνάρτηση η μεταβλητών μπορεί να υλοποιηθεί με ένα Πολυπλέκτη 2<sup>n</sup> εισόδων.

Οι μεταβλητές της λογικής συνάρτησης αποτελούν τις γραμμές επιλογής του Πολυπλέκτη.

Οι είσοδοι του Πολυπλέκτη επιλέγονται κατάλληλα από τον Πίνακα Αληθείας της λογικής συνάρτησης: κάθε είσοδος του Πολυπλέκτη είναι "0" ή "1", έτσι ώστε να ικανοποιείται ο Πίνακας Αληθείας της λογικής συνάρτησης.

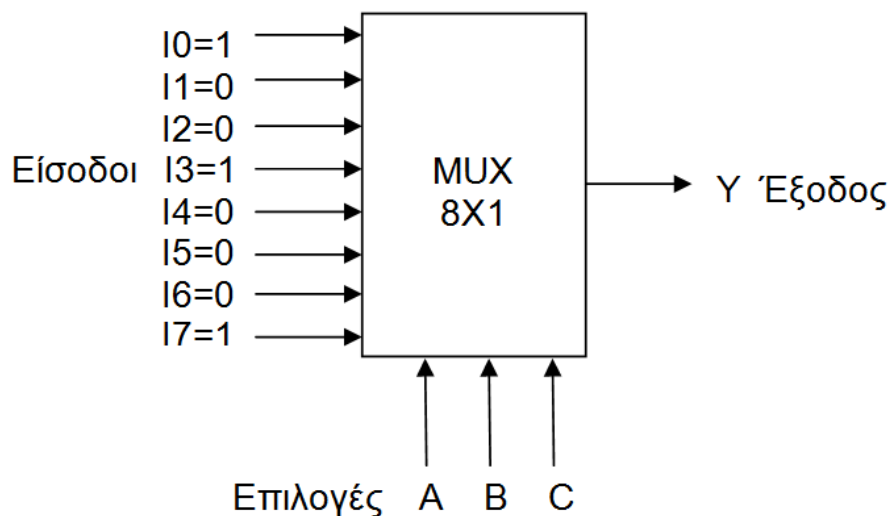
Η έξοδος του Πολυπλέκτη είναι η λογική συνάρτηση που θέλουμε να υλοποιήσουμε.

### 8.2.5 ΠΑΡΑΔΕΙΓΜΑ ΥΛΟΠΟΙΗΣΗΣ ΣΥΝΔΥΑΣΤΙΚΟΥ ΚΥΚΛΩΜΑΤΟΣ (3 ΕΙΣΟΔΩΝ) ΜΕ ΠΟΛΥΠΛΕΚΤΕΣ (8X1)

Δίνεται η παρακάτω λογική συνάρτηση  $Y$  τριών μεταβλητών  $A$ ,  $B$  και  $C$ :

$$Y(A,B,C) = \bar{A} \cdot \bar{B} \cdot \bar{C} + \bar{A} \cdot B \cdot C + A \cdot B \cdot C$$

Πίνακας Αληθείας της συνάρτησης $Y(A,B,C) = \bar{A} \cdot \bar{B} \cdot \bar{C} + \bar{A} \cdot B \cdot C + A \cdot B \cdot C$				
A	B	C	Y	Το πλήθος των μεταβλητών της λογικής συνάρτησης είναι: $n=3$ . Επομένως, η συνάρτηση μπορεί να υλοποιηθεί χρησιμοποιώντας έναν Πολυπλέκτη 8 εισόδων ( $2^3 \times 1$ ), όπως φαίνεται στο Σχήμα 3. Οι μεταβλητές $A$ , $B$ και $C$ χρησιμοποιούνται ως οι τρεις γραμμές επιλογής του Πολυπλέκτη. Οι οκτώ εισόδους $I_0, I_1, I_2, I_3, I_4, I_5, I_6$ και $I_7$ του Πολυπλέκτη επιλέγονται κατάλληλα από τον Πίνακα Αληθείας της λογικής συνάρτησης: κάθε είσοδος του Πολυπλέκτη είναι "0" ή "1", έτσι ώστε να ικανοποιείται ο Πίνακας Αληθείας της λογικής συνάρτησης
0	0	0	1	
0	0	1	0	
0	1	0	0	
0	1	1	1	
1	0	0	0	
1	0	1	0	
1	1		0	
1	1	1	1	



Σχήμα 4. Υλοποίηση της λογικής συνάρτησης  $Y(A,B,C) = \bar{A} \cdot \bar{B} \cdot \bar{C} + \bar{A} \cdot B \cdot C + A \cdot B \cdot C$  με Πολυπλέκτη 8 εισόδων

Στη θέση του παραπάνω MUX μπορεί να χρησιμοποιηθεί το ολοκληρωμένο κύκλωμα 74151.

### 8.2.6 ΠΑΡΑΔΕΙΓΜΑ ΥΛΟΠΟΙΗΣΗΣ ΣΥΝΔΥΑΣΤΙΚΟΥ ΚΥΚΛΩΜΑΤΟΣ (4 ΕΙΣΟΔΩΝ ) ΜΕ ΠΟΛΥΠΛΕΚΤΕΣ (8X1)

Έστω ότι θέλω να υλοποιήσω ένα κύκλωμα το οποίο να λειτουργεί σύμφωνα με τον παρακάτω πίνακα αληθείας

#### Πίνακας Αληθείας Συνάρτησης Z τεσσάρων μεταβλητών (εισόδων)

					Δημιουργώ μια ακόμη στήλη στον Πίνακα Αληθείας όπως η παρακάτω	
S3	S2	S1	S0	Z		
0	0	0	0	1	I0	
0	0	0	1	0	I1	
0	0	1	0	0	I2	
0	0	1	1	1	I3	
0	1	0	0	1	I4	
0	1	0	1	1	I5	
0	1	1	0	0	I6	
0	1	1	1	1	I7	
1	0	0	0	1	I0	
1	0	0	1	1	I1	
1	0	1	0	0	I2	
1	0	1	1	0	I3	
1	1	0	0	1	I4	
1	1	0		0	I5	
1	1	1	0	1	I6	
1	1	1	1	0	I7	

Κατασκευάζω τον παρακάτω βοηθητικό πίνακα για τη συνδεσμολογία των εισόδων του πολυπλέκτη.

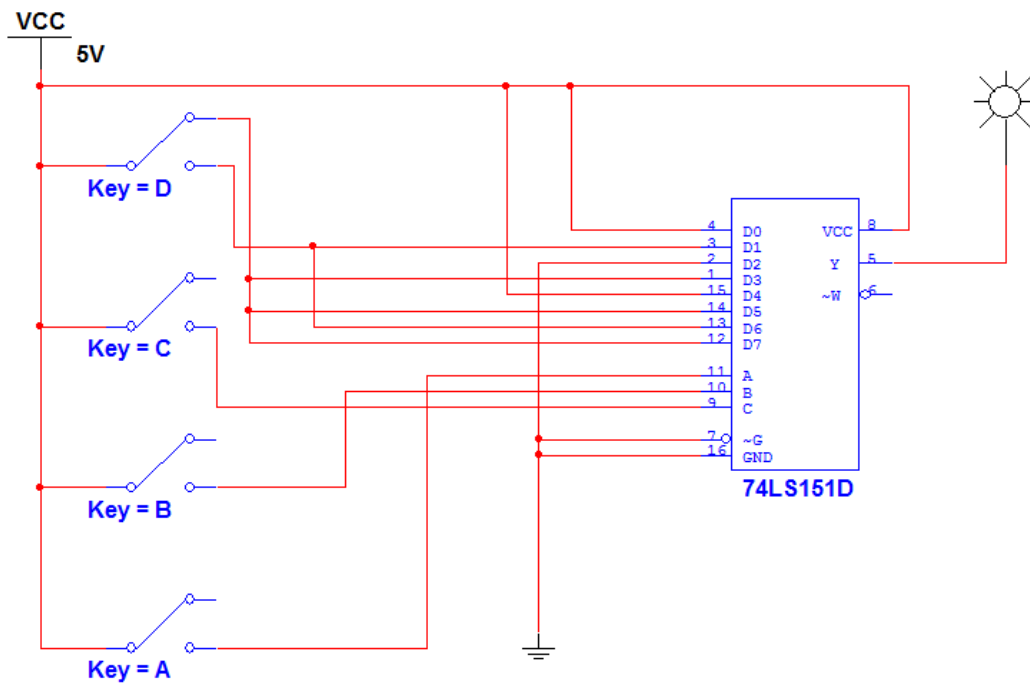
#### Βοηθητικός Πίνακας συνδεσμολογίας εισόδων Πολυπλέκτη

	$\overline{S0}$	$S0$	$\overline{S0}$	$S0$	$\overline{S0}$	$S0$	$\overline{S0}$	$S0$
	$\overline{S1}$	$\overline{S1}$	$S1$	$\overline{S1}$	$\overline{S1}$	$\overline{S1}$	$S1$	$S1$
	$\overline{S2}$	$\overline{S2}$	$\overline{S2}$	$\overline{S2}$	$S2$	$\overline{S2}$	$S2$	$S2$
	I0	I1	I2	I3	I4	I5	I6	I7
$\overline{S3}$	1	0	0	1	1	1	0	1
$S3$	1	1	0	0	1	0	1	0
	1	$S3$	0	$\overline{S3}$	1	$\overline{S3}$	$S3$	$\overline{S3}$

### Λογική Εξίσωση της Συνάρτησης Z

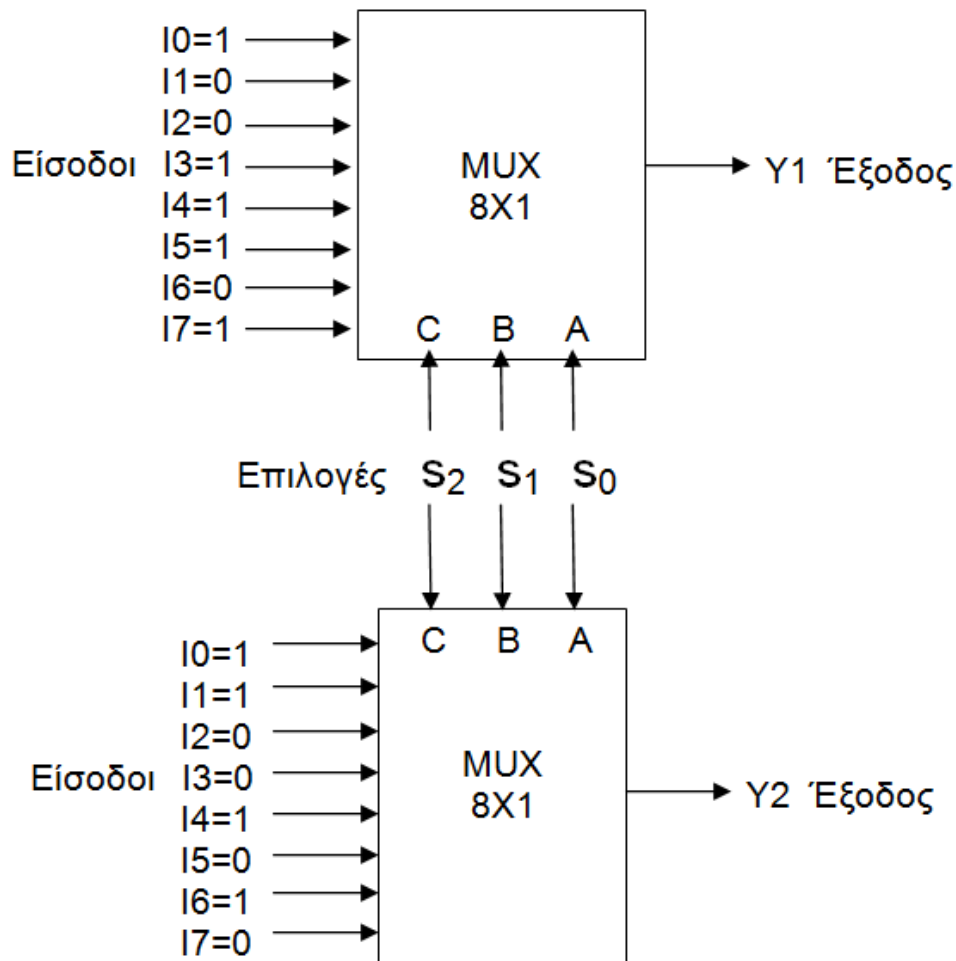
$Z = \overline{S3} * (1 * \overline{S2} * \overline{S1} * \overline{S0} +$ $0 * \overline{S2} * \overline{S1} * S0 +$ $0 * \overline{S2} * S1 * \overline{S0} +$ $1 * \overline{S2} * S1 * S0 +$ $1 * S2 * \overline{S1} * \overline{S0} +$ $1 * S2 * \overline{S1} * S0 +$ $0 * S2 * S1 * \overline{S0} +$ $1 * S2 * S1 * S0) +$	$+ S3 * (1 * \overline{S2} * \overline{S1} * \overline{S0} +$ $1 * \overline{S2} * \overline{S1} * S0 +$ $0 * \overline{S2} * S1 * \overline{S0} +$ $0 * \overline{S2} * S1 * S0 +$ $1 * S2 * \overline{S1} * \overline{S0} +$ $0 * S2 * \overline{S1} * S0 +$ $1 * S2 * S1 * \overline{S0} +$ $0 * S2 * S1 * S0)$
---	--

#### ΛΥΣΗ Α ( Με ένα ολοκληρωμένο MUX)



Σχήμα 5. Υλοποίηση της λογικής συνάρτησης Z με το Ο.Κ. 74151

ΛΥΣΗ Β (Με δύο ολοκληρωμένα MUX)



Σχήμα 6. Υλοποίηση της λογικής συνάρτησης Z με δύο MUX 8x1 και πύλη OR.

Τα Y1 και Y2 τα τροφοδοτώ σε μία πύλη OR και έχω την συνάρτηση Z.

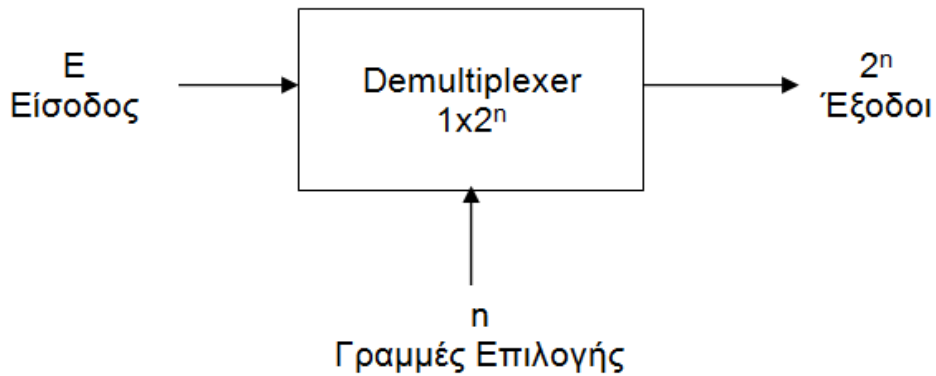
Η λύση B δεν είναι η βέλτιστη και εδώ χρησιμοποιείται για να δείξουμε ότι σε αυτή την περίπτωση των 4 μεταβλητών εισόδου ή θα πρέπει να χρησιμοποιηθεί ένας MUX 16X1 ή δύο MUX 8X1 ή το τέχνασμα της λύσης A.

### 8.2.7 ΑΠΟΠΛΕΚΤΕΣ (DEMULTIPLEXER-DEMUX)

Ο **Αποπλέκτης** (Demultiplexer - DEMUX)  $1 \times 2^n$  είναι ένα συνδυαστικό κύκλωμα που έχει μία είσοδο, n γραμμές επιλογής και  $2^n$  γραμμές εξόδου. Το κύκλωμα δέχεται πληροφορίες από την γραμμή εισόδου και τις μεταβιβάζει σε μία από τις  $2^n$  γραμμές εξόδου, ανάλογα με την τιμή των n γραμμών επιλογής. Ο συμβολισμός  $1 \times 2^n$  σημαίνει ότι ο αποπλέκτης έχει μία είσοδο και  $2^n$  εξόδους.

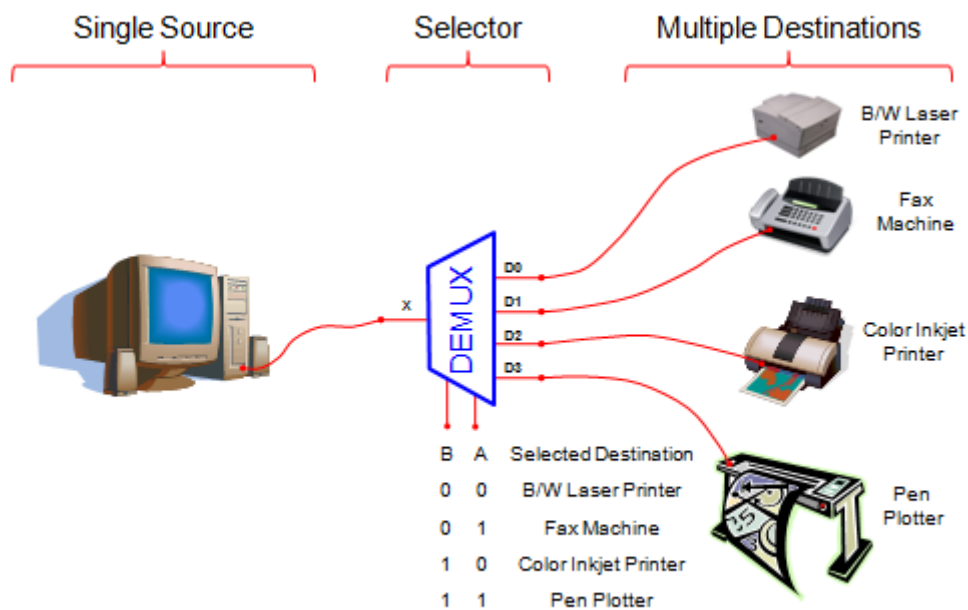


Ο Αποπλέκτης  $1 \times 2^n$  παρουσιάζεται στο παρακάτω Σχήμα 7.



Σχήμα 7. Αποπλέκτης  $1 \times 2^n$

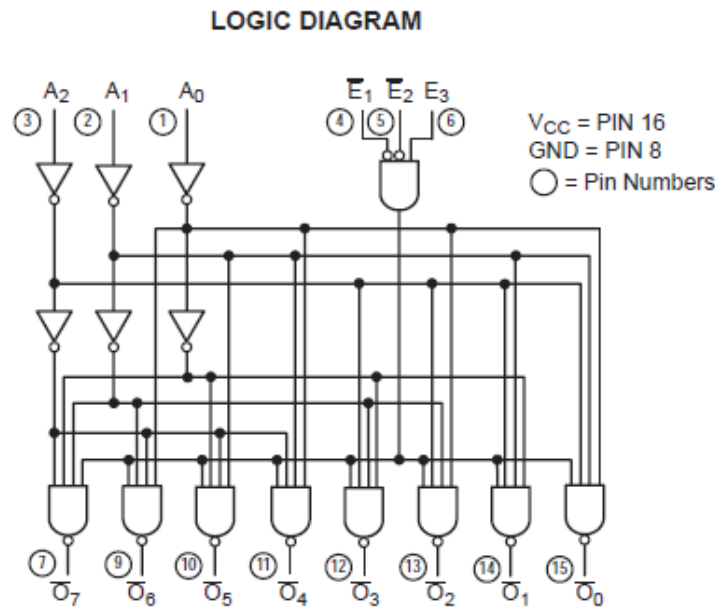
Η κύρια εφαρμογή του αποπλέκτη είναι η επιλογή μίας από τις πολλές εξόδους του για την μεταφορά της πληροφορίας που εφαρμόζεται στην είσοδό του στην επιλεγμένη έξοδο όπως φαίνεται στο Σχήμα 8.



Σχήμα 8. Τυπική εφαρμογή Αποπλέκτης  $1 \times 2^2$

### 8.2.8 ΑΠΟΠΛΕΚΤΗΣ $1 \times 8$

Ο Αποπλέκτης  $1 \times 8$  έχει μία είσοδο  $A = \overline{E1} * \overline{E2} * E3$ , τρεις γραμμές επιλογής  $A0$  έως  $A2$  και οκτώ εξόδους  $O0, O1, O2, O3, O4, O5, O6, O7$ . Η είσοδος  $A$  μεταβιβάζεται στην γραμμή εξόδου που υποδεικνύουν τα bit  $A0, A1, A2$ , όπως φαίνεται στο Σχήμα 9 το οποίο είναι το ολοκληρωμένο 74138 που έχει επί πλέον εισόδους (τα pin 4,5,6), οι οποίες θα εξηγηθούν παρακάτω.



Σχήμα 9. Το ολοκληρωμένο κύκλωμα 74138  
Αποπλέκτης 1x8 / Αποκωδικοποιητής 3x8

**Πίνακας Αληθείας και Λογικές Εξισώσεις  
του Αποπλέκτη 1x8**

Πίνακας Αληθείας του DEMUX 1x8											Λογικές Εξισώσεις
A2	A1	A0	$\overline{O0}$	$\overline{O1}$	$\overline{O2}$	$\overline{O3}$	$\overline{O4}$	$\overline{O5}$	$\overline{O6}$	$\overline{O7}$	
0	0	0	$\overline{A}$	1	1	1	1	1	1	1	$\overline{O0} = \overline{A}$
0	0	1	1	$\overline{A}$	1	1	1	1	1	1	$+A2+A1+A0 \quad \overline{O1} =$
0	1	0	1	1	$\overline{A}$	1	1	1	1	1	$\overline{A} + A2 + A1 + \overline{A0}$
0	1	1	1	1	1	$\overline{A}$	1	1	1	1	$\overline{O2} = \overline{A} + A2 + \overline{A1}$
1	0	0	1	1	1	1	$\overline{A}$	1	1	1	$+A0 \quad \overline{O3} = \overline{A} + A2 +$
1	0	1	1	1	1	1	1	$\overline{A}$	1	1	$\overline{A1} + \overline{A0}$
1	1	0	1	1	1	1	1	1	$\overline{A}$	1	$\overline{O4} = \overline{A} + \overline{A2}$
1	1	1	1	1	1	1	1	1	1	$\overline{A}$	$+A1+A0$
											$\overline{O5} = \overline{A} + \overline{A2} + A1 +$
											$\overline{A0}$
											$\overline{O6} = \overline{A} + \overline{A2} + \overline{A1}$
											$+A0$
											$\overline{O7} = \overline{A} + \overline{A2} + \overline{A1} +$
											$\overline{A0}$

### 8.2.9 ΤΟ ΟΛΟΚΛΗΡΩΜΕΝΟ 74138 ( ΩΣ ΑΠΟΠΛΕΚΤΗΣ 1Χ8 )

Στην παράγραφο αυτή παρουσιάζεται το ολοκληρωμένο κύκλωμα 74138 της σειράς 74, που μπορεί να λειτουργήσει ως Αποπλέκτης 1x8 (ή ως Αποκωδικοποιητής 3x8), το οποίο φαίνεται στο Σχήμα 7.

#### Λογικό Σύμβολο και Πίνακας Αληθείας του Ο.Κ. 74138 (Αποπλέκτης 1x8 ή Αποκωδικοποιητής 3x8)

ΛΟΓΙΚΟ ΣΥΜΒΟΛΟ	ΠΙΝΑΚΑΣ ΑΛΗΘΕΙΑΣ																																																																																																																																																																																						
<div>LOGIC SYMBOL</div> <p><math>V_{CC} = \text{PIN } 16</math> <math>GND = \text{PIN } 8</math></p>	<div>TRUTH TABLE</div> <table><tr><th colspan="6">INPUTS</th><th colspan="8">OUTPUTS</th></tr><tr><th><math>\overline{E}_1</math></th><th><math>\overline{E}_2</math></th><th><math>E_3</math></th><th><math>A_0</math></th><th><math>A_1</math></th><th><math>A_2</math></th><th><math>\overline{O}_0</math></th><th><math>\overline{O}_1</math></th><th><math>\overline{O}_2</math></th><th><math>\overline{O}_3</math></th><th><math>\overline{O}_4</math></th><th><math>\overline{O}_5</math></th><th><math>\overline{O}_6</math></th><th><math>\overline{O}_7</math></th></tr><tr><td>H</td><td>X</td><td>X</td><td>X</td><td>X</td><td>X</td><td>H</td><td>H</td><td>H</td><td>H</td><td>H</td><td>H</td><td>H</td><td>H</td></tr><tr><td>X</td><td>H</td><td>X</td><td>X</td><td>X</td><td>X</td><td>H</td><td>H</td><td>H</td><td>H</td><td>H</td><td>H</td><td>H</td><td>H</td></tr><tr><td>X</td><td>X</td><td>L</td><td>X</td><td>X</td><td>X</td><td>H</td><td>H</td><td>H</td><td>H</td><td>H</td><td>H</td><td>H</td><td>H</td></tr><tr><td>L</td><td>L</td><td>H</td><td>L</td><td>L</td><td>L</td><td>L</td><td>H</td><td>H</td><td>H</td><td>H</td><td>H</td><td>H</td><td>H</td></tr><tr><td>L</td><td>L</td><td>H</td><td>H</td><td>L</td><td>L</td><td>H</td><td>L</td><td>H</td><td>H</td><td>H</td><td>H</td><td>H</td><td>H</td></tr><tr><td>L</td><td>L</td><td>H</td><td>L</td><td>H</td><td>L</td><td>H</td><td>H</td><td>L</td><td>H</td><td>H</td><td>H</td><td>H</td><td>H</td></tr><tr><td>L</td><td>L</td><td>H</td><td>H</td><td>H</td><td>L</td><td>H</td><td>H</td><td>H</td><td>L</td><td>H</td><td>H</td><td>H</td><td>H</td></tr><tr><td>L</td><td>L</td><td>H</td><td>L</td><td>L</td><td>H</td><td>H</td><td>H</td><td>H</td><td>H</td><td>L</td><td>H</td><td>H</td><td>H</td></tr><tr><td>L</td><td>L</td><td>H</td><td>H</td><td>L</td><td>H</td><td>H</td><td>H</td><td>H</td><td>H</td><td>H</td><td>L</td><td>H</td><td>H</td></tr><tr><td>L</td><td>L</td><td>H</td><td>L</td><td>H</td><td>H</td><td>H</td><td>H</td><td>H</td><td>H</td><td>H</td><td>H</td><td>L</td><td>H</td></tr><tr><td>L</td><td>L</td><td>H</td><td>H</td><td>H</td><td>H</td><td>H</td><td>H</td><td>H</td><td>H</td><td>H</td><td>H</td><td>H</td><td>L</td></tr></table> <div>H = HIGH Voltage Level L = LOW Voltage Level X = Don't Care</div>	INPUTS						OUTPUTS								$\overline{E}_1$	$\overline{E}_2$	$E_3$	$A_0$	$A_1$	$A_2$	$\overline{O}_0$	$\overline{O}_1$	$\overline{O}_2$	$\overline{O}_3$	$\overline{O}_4$	$\overline{O}_5$	$\overline{O}_6$	$\overline{O}_7$	H	X	X	X	X	X	H	H	H	H	H	H	H	H	X	H	X	X	X	X	H	H	H	H	H	H	H	H	X	X	L	X	X	X	H	H	H	H	H	H	H	H	L	L	H	L	L	L	L	H	H	H	H	H	H	H	L	L	H	H	L	L	H	L	H	H	H	H	H	H	L	L	H	L	H	L	H	H	L	H	H	H	H	H	L	L	H	H	H	L	H	H	H	L	H	H	H	H	L	L	H	L	L	H	H	H	H	H	L	H	H	H	L	L	H	H	L	H	H	H	H	H	H	L	H	H	L	L	H	L	H	H	H	H	H	H	H	H	L	H	L	L	H	H	H	H	H	H	H	H	H	H	H	L
INPUTS						OUTPUTS																																																																																																																																																																																	
$\overline{E}_1$	$\overline{E}_2$	$E_3$	$A_0$	$A_1$	$A_2$	$\overline{O}_0$	$\overline{O}_1$	$\overline{O}_2$	$\overline{O}_3$	$\overline{O}_4$	$\overline{O}_5$	$\overline{O}_6$	$\overline{O}_7$																																																																																																																																																																										
H	X	X	X	X	X	H	H	H	H	H	H	H	H																																																																																																																																																																										
X	H	X	X	X	X	H	H	H	H	H	H	H	H																																																																																																																																																																										
X	X	L	X	X	X	H	H	H	H	H	H	H	H																																																																																																																																																																										
L	L	H	L	L	L	L	H	H	H	H	H	H	H																																																																																																																																																																										
L	L	H	H	L	L	H	L	H	H	H	H	H	H																																																																																																																																																																										
L	L	H	L	H	L	H	H	L	H	H	H	H	H																																																																																																																																																																										
L	L	H	H	H	L	H	H	H	L	H	H	H	H																																																																																																																																																																										
L	L	H	L	L	H	H	H	H	H	L	H	H	H																																																																																																																																																																										
L	L	H	H	L	H	H	H	H	H	H	L	H	H																																																																																																																																																																										
L	L	H	L	H	H	H	H	H	H	H	H	L	H																																																																																																																																																																										
L	L	H	H	H	H	H	H	H	H	H	H	H	L																																																																																																																																																																										

Το ολοκληρωμένο κύκλωμα 74138 έχει τρεις εισόδους ενεργοποίησης  $\overline{E}_3$  (pin 6),  $\overline{E}_1$  (pin 4) και  $\overline{E}_2$  (pin 5) που ελέγχουν την λειτουργία του.

Το ολοκληρωμένο κύκλωμα 74138 λειτουργεί ως Αποπλέκτης 1x8 όταν  $E_3 = 1$ , και  $E_1 = 0$  (ή  $E_2 = 0$ ). Η είσοδος  $E_2$  (ή  $E_1$ ) χρησιμοποιείται ως είσοδος δεδομένων (data) και οι εισόδους  $A_0$ ,  $A_1$ , και  $A_2$  χρησιμοποιούνται ως γραμμές επιλογής.

Το ολοκληρωμένο κύκλωμα 74138 λειτουργεί ως Αποκωδικοποιητής 3x8 όταν  $E_3 = 1$ ,  $E_1 = 0$  και  $E_2 = 0$ .

### 8.3. ΠΕΙΡΑΜΑΤΙΚΟ ΜΕΡΟΣ

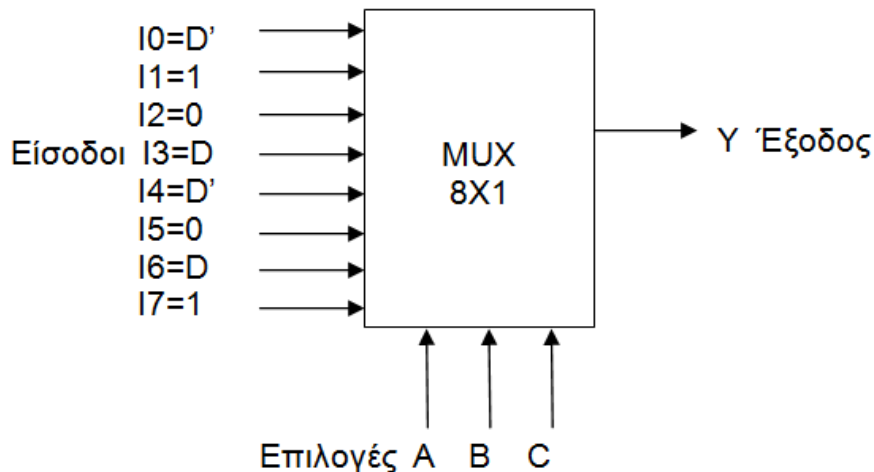
#### 8.3.1.

Με χρήση ενός ολοκληρωμένου κυκλώματος 74151 να σχεδιασθεί μία γεννήτρια άρτιας και μία περιττής ισοτιμίας των 4-bit. Ο βοηθητικός Πίνακας συμπληρώνεται όπως φαίνεται παρακάτω.

	$C'B'A'$	$C'B'A$	$C'BA'$	$C'BA$	$CB'A'$	$CB'A$	$CBA'$	$CBA$
	D0	D1	D2	D3	D4	D5	D6	D7
$D'$	0	1	1	0	1	0	0	1
D	1	0	0	1	0	1	1	0
$Y = P_a$	D	$D'$	$D'$	D	$D'$	D	D	$D'$
$W = P_n$	Η $P_n$ υλοποιείται συγχρόνως με την $P_a$ στην έξοδο W.							

### 8.3.2.

Να βρεθεί ο πίνακας αληθείας, η λογική εξίσωση και να υλοποιηθεί με το ολοκληρωμένο 74151 η συνάρτηση  $F(D,C,B,A)$  4 μεταβλητών  $D, C, B, A$ , που περιγράφεται στο παρακάτω κύκλωμα. Το  $D$  είναι το πιο σημαντικό ψηφίο. (Προσοχή: Επιβεβαιώστε ότι η  $F(D,C,B,A) = \Sigma(0,1,4,7,9,11,14,15)$ ). Τρεις διακόπτες  $C, B, A$ , αντιστοιχούν στις γραμμές επιλογής  $S_2, S_1, S_0$ . Ο διακόπτης  $D$  στη κατάσταση «1» ενώνεται στις εισόδους  $I_3$  και  $I_6$ . Ο διακόπτης  $D$  στη κατάσταση «0» ενώνεται στις εισόδους  $I_0$  και  $I_4$ .



## 8.4 ΓΡΑΠΤΗ ΑΣΚΗΣΗ

### 8.4.1

Να σχεδιαστούν τα κυκλώματα του πειραματικού μέρους.

### 8.4.2

Να σχεδιασθεί ένα κύκλωμα με χρήση του ολοκληρωμένου 74151 που αναγνωρίζει το πλήθος των «1» ενός δυαδικού αριθμού 3-bit. (Προσοχή: Οι γραμμές επιλογής του 74151 να συνδεθούν στα bit  $C, B, A$  του δυαδικού αριθμού. Η είσοδος  $C$  αντιστοιχεί στο πιο σημαντικό ψηφίο. Επειδή το μέγιστο πλήθος των «1» στη λέξη τριών bit είναι τρία, απαιτούνται δύο συναρτήσεις εξόδου  $Y_1, Y_0$  και άρα δύο Ο.Κ. 74151.)

### 8.4.3

Μια λέξη 4-bit ( $N=4$ ) εφαρμόζεται στις εισόδους  $A_3 A_2 A_1 A_0$  του πολυπλέκτη του παρακάτω σχήματος (MUX-αριστερά). Οι γραμμές επιλογής εφαρμόζονται ταυτόχρονα στο MUX και στο DEMUX. Πόσες πρέπει να είναι οι γραμμές επιλογής; Δείξτε τι πρέπει να γίνει για να μεταφερθούν τα δεδομένα  $A_3 A_2 A_1 A_0$  στην έξοδο του DEMUX.

